

Docket No.: 60188-542

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of

Masahiko NIWAYAMA, et al.

Serial No.:

Group Art Unit:

Filed: June 25, 2003

Examiner:

For: METHOD FOR FABRICATING SEMICONDUCTOR DEVICE

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

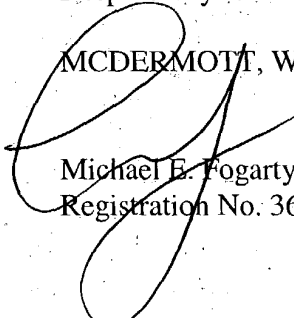
In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

Japanese Patent Application No. 2002-221087, filed July 30, 2002

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY


Michael E. Fogarty
Registration No. 36,139

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 MEF:mlw
Facsimile: (202) 756-8087
Date: June 25, 2003

日本国特許庁

JAPAN PATENT OFFICE

6088-542

Musahiko NIWAYAMA
et al.

June 25, 2003

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2002年 7月30日

出願番号

Application Number:

特願2002-221087

[ST.10/C]:

[JP2002-221087]

出願人

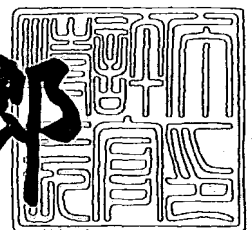
Applicant(s):

松下電器産業株式会社

2003年 3月28日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3021634

【書類名】 特許願
【整理番号】 2926430369
【提出日】 平成14年 7月30日
【あて先】 特許庁長官 殿
【国際特許分類】 H01L 21/324

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 庭山 雅彦

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 米田 健司

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100077931

【弁理士】

【氏名又は名称】 前田 弘

【選任した代理人】

【識別番号】 100094134

【弁理士】

【氏名又は名称】 小山 廣毅

【選任した代理人】

【識別番号】 100110939

【弁理士】

【氏名又は名称】 竹内 宏

【選任した代理人】

【識別番号】 100110940

【弁理士】

【氏名又は名称】 嶋田 高久

【選任した代理人】

【識別番号】 100113262

【弁理士】

【氏名又は名称】 竹内 祐二

【選任した代理人】

【識別番号】 100115059

【弁理士】

【氏名又は名称】 今江 克実

【選任した代理人】

【識別番号】 100115510

【弁理士】

【氏名又は名称】 手島 勝

【選任した代理人】

【識別番号】 100115691

【弁理士】

【氏名又は名称】 藤田 篤史

【手数料の表示】

【予納台帳番号】 014409

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0006010

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の製造方法

【特許請求の範囲】

【請求項 1】 半導体基板内の少なくとも一部に、不純物を含み、赤外線を吸収するフリーキャリア吸収層を形成する工程（a）と、

上記半導体基板に赤外線を照射することにより上記半導体基板に所定のプロセス温度で熱処理を加える工程（b）とを含む半導体装置の製造方法。

【請求項 2】 請求項 1 に記載の半導体装置の製造方法において、上記工程（b）は、
上記半導体基板から発せられる赤外放射光を検知する工程（b 1）と、
上記赤外放射光の強度から上記半導体基板の温度を測定して上記赤外線の出力を制御する工程（b 2）とをさらに含んでいることを特徴とする半導体装置の製造方法。

【請求項 3】 請求項 1 または 2 に記載の半導体装置の製造方法において、上記半導体基板はシリコン基板であり、
上記赤外線の波長は $0.2 \mu\text{m}$ 以上 $5.0 \mu\text{m}$ 以下の範囲にあることを特徴とする半導体装置の製造方法。

【請求項 4】 請求項 1 ～ 3 のうちいずれか 1 つに記載の半導体装置の製造方法において、
上記工程（b）は、上記プロセス温度での加熱処理の前に上記プロセス温度よりも低温で基板を保持し、基板温度を安定化する工程をさらに含むことを特徴とする半導体装置の製造方法。

【請求項 5】 請求項 1 ～ 4 のうちいずれか 1 つに記載の半導体装置の製造方法において、
上記基板温度を安定化する工程で、上記基板温度は 700°C 以下であることを特徴とする半導体装置の製造方法。

【請求項 6】 請求項 1 ～ 5 のうちいずれか 1 つに記載の半導体装置の製造方法において、

上記基板温度を安定化する工程で、上記基板温度は600℃以下であることを特徴とする半導体装置の製造方法。

【請求項7】 請求項2に記載の半導体装置の製造方法において、

上記工程(b1)では、上記半導体基板の裏面から発せられる赤外放射光を検知することを特徴とする半導体装置の製造方法。

【請求項8】 請求項1～7のうちいずれか1つに記載の半導体装置の製造方法において、

上記工程(a)で形成される上記フリーキャリア吸収層は、平面的に見て上記半導体基板の全面に亘って設けられていることを特徴とする半導体装置の製造方法。

【請求項9】 請求項1～8のうちいずれか1つに記載の半導体装置の製造方法において、

上記フリーキャリア吸収層に含まれる不純物の平均濃度は、 $3 \times 10^{18} \text{ cm}^{-3}$ 以上 $5 \times 10^{22} \text{ cm}^{-3}$ 以下であることを特徴とする半導体装置の製造方法。

【請求項10】 請求項1～9のうちいずれか1つに記載の半導体装置の製造方法において、

上記フリーキャリア吸収層の厚さは1 μm以上であることを特徴とする半導体装置の製造方法。

【請求項11】 請求項1～10のうちいずれか1つに記載の半導体装置の製造方法において、

上記フリーキャリア吸収層の厚さは3 μm以上であることを特徴とする半導体装置の製造方法。

【請求項12】 請求項1～11のうちいずれか1つに記載の半導体装置の製造方法において、

上記工程(a)は、分子中に不純物を含む気体を用いた不純物の熱拡散工程であり、

上記フリーキャリア吸収層は上記半導体基板の下部に設けられることを特徴とする半導体装置の製造方法。

【請求項13】 請求項1～11のうちいずれか1つに記載の半導体装置の

製造方法において、

上記工程（a）では、不純物のイオン注入によって上記フリーキャリア吸収層を形成することを特徴とする半導体装置の製造方法。

【請求項 1 4】 請求項 1 ～ 1 1 のうちいずれか 1 つに記載の半導体装置の製造方法において、

上記工程（a）では、CVD法によって不純物を含む上記フリーキャリア吸収層をエピタキシャル成長させることを特徴とする半導体装置の製造方法。

【請求項 1 5】 請求項 1 ～ 1 4 のうちいずれか 1 つに記載の半導体装置の製造方法において、

上記工程（a）では、半導体からなる複数の基板を張り合わせることにより上記半導体基板を形成する工程をさらに含み、

上記複数の基板のうち少なくとも 1 つの基板はフリーキャリア吸収層を有していることを特徴とする半導体装置の製造方法。

【請求項 1 6】 請求項 1 ～ 1 5 のうちいずれか 1 つに記載の半導体装置の製造方法において、

上記工程（a）の後に上記半導体基板上に半導体素子を形成する工程をさらに含み、

上記工程（b）は、上記半導体基板上に上記半導体素子を形成する工程の一部として行われることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、半導体装置の製造方法に関し、特に赤外線を用いて熱処理を行う半導体装置の製造方法に関するものである。

【0 0 0 2】

【従来の技術】

半導体装置をシリコン基板からなるウエハ上に製造する場合、イオン注入法や気相成長法、固体拡散法などにより不純物をウエハに導入し、高温アニールによる熱拡散を行う必要がある。このような半導体装置の熱処理工程においては、適

切な処理条件を設定し、ウエハに対して適切な熱処理を施すことが必須となる。

【0003】

従来用いられているウエハの熱処理の代表的な方法として、RTP (Rapid Thermal Processing) 法が挙げられる。これは、高温で短時間処理が可能な光照射による方法である。RTP装置では、一般にタングステンハロゲンランプが用いられ、波長が0.4～5.0 μm の光をウエハに照射し、ウエハの光吸収により加熱が行われる。また、ウエハの温度測定にはパイロメータ（放射温度計）が用いられ、ウエハ裏面から発せられる赤外放射光を検知し、その強度から温度を測定している。従来のRTP法について、図を用いて以下に説明する。

【0004】

図6は、RTP装置の概略を示す図である。

【0005】

従来から用いられているRTP装置は、半導体基板102を加熱するためのタングステンハロゲンランプ101と、半導体基板102の温度を測定するためのパイロメータ103と、タングステンハロゲンランプ101の出力を制御するための制御コントローラ104と、タングステンハロゲンランプ101のドライバ105とを備えている。なお、このパイロメータ103は、ウエハから放射される赤外線を検知することにより温度の測定を行っている。

【0006】

RTP装置には、面内の温度制御性を高めるために複数のパイロメータ103が備えられており、半導体基板102の複数点の温度が測定できるようになっている。そして、温度の測定結果はRTP装置の制御コントローラ104に送られる。次に、制御コントローラ104が、測定結果を基にタングステンハロゲンランプ101の出力情報（ランプの設定値）をドライバ105に送ると、ドライバ105により駆動されるタングステンハロゲンランプ101は出力情報に従って照射を行う。

【0007】

図7は、RTP装置で処理を行う際の従来の温度プロファイルの一例を示す図である。同図の横軸は時間、縦軸は温度であり、図中には5つのパイロメータの

読み値を示している。

【0008】

図7に示すように、従来のRTPは、順に、予熱段階、スタビライズ段階、昇温段階、プロセス温度処理段階及び降温段階から構成されている。

【0009】

ここに示す例では、まず、ウエハを予熱するステップが約10秒あり、その後パイロメータの制御性が確保できる温度域までいったんウエハを加熱し、ウエハ面内の温度を一定にする。この段階はスタビライズと呼ばれ、約15秒間行われる。続いて、ウエハの各部の温度が所定温度に達すると、プロセス温度まで昇温を行い、ウエハをプロセス温度で約30秒熱処理する。その後、ランプ出力を切ることにより降温する。

【0010】

ここで、プロセス温度より低い温度域でウエハ面内の温度を一定にするのは、プロセス温度処理において、ウエハ面内の温度のばらつきを小さくするためである。

【0011】

なお、ここで示した温度プロファイルはRTPの一例であり、半導体装置の設計に応じて処理時間や処理温度は変わってくる。

【0012】

【発明が解決しようとする課題】

図7に示す温度プロファイルから分かるように、従来のRTP法では、プロセス温度処理段階において、ウエハ面内の温度ばらつきが見られる。製品の性能についての規格を満たすためには、RTPのプロセス温度の精度が温度プロファイル上で $\pm 2.5^{\circ}\text{C}$ 以内であることが求められるが、図7に示す従来の方法では、必ずしもこの条件が満たされていない。

【0013】

最新の半導体装置では、RTPのプロセス温度処理の時間が10秒以下の場合や、瞬間的に最高温度の熱処理を加えるスパイクアニールを行なう場合もあり、そのような場合には、上述の加熱温度の不均一は致命的ともなる。

【0014】

この不具合を防ぎ、低温制御性を高めるために可視光を照射するランプ光源を用いたり、パイロメータやRTP装置の被熱処理室の構造を変える方法が存在するが、装置が高価となることや、幅広い熱処理温度域に対応させることが難しいことなどから、十分に有効な対策となっていない。

【0015】

本発明の目的は、RTPの温度制御性の向上を図り、ウエハ面内の温度ばらつきを安価に低減させることを可能にする半導体装置の製造方法を提供することにある。

【0016】

【課題を解決するための手段】

本発明の半導体装置の製造方法は、半導体基板内の少なくとも一部に、不純物を含み、赤外線を吸収するフリーキャリア吸収層を形成する工程（a）と、上記半導体基板に赤外線を照射することにより上記半導体基板に所定のプロセス温度で熱処理を加える工程（b）とを含んでいる。

【0017】

この方法により、工程（b）において低温領域でもフリーキャリア吸収層が赤外線を吸収するため、半導体基板を効率よく加熱することができ、予熱段階を短縮することができる。

【0018】

上記工程（b）は、上記半導体基板から発せられる赤外放射光を検知する工程（b1）と、上記赤外放射光の強度から上記半導体基板の温度を測定して上記赤外線の出力を制御する工程（b2）とをさらに含んでいることにより、工程（b）において半導体基板の温度のばらつきが小さくなるよう制御することができる。特に、低温領域においてフリーキャリア吸収層が赤外線を吸収して透過させないために、半導体基板からの赤外放射光の強度を正確に測定できるので、低温領域における温度制御性を向上させることができる。しかも、従来と同じ熱処理装置を利用できるので、製造コストの増加もない。そのため、本発明の半導体装置の製造方法によれば、精密な熱処理が必要とされる半導体装置でも、性能の低下

を来すことなく製造することができる。

【0019】

上記半導体基板はシリコン基板であり、上記赤外線波長の $0.2\mu\text{m}$ 以上 $5.0\mu\text{m}$ 以下の範囲にあることにより、低温領域においてもこの範囲の波長の赤外線をフリーキャリア吸収層が効果的に吸収するので、工程(b)の熱処理時の温度制御性を高めることができる。

【0020】

上記工程(b)は、上記プロセス温度での加熱処理の前に上記プロセス温度よりも低温で基板を保持し、基板温度を安定化する工程をさらに含むことにより、基板内での温度のばらつきを低減することができるので、さらに精度良く半導体基板の熱処理を行えるようになる。

【0021】

上記基板温度を安定化する工程で、上記基板温度は 700°C 以下であることが好ましい。

【0022】

また、上記基板温度を安定化する工程で、上記基板温度は 600°C 以下であることが半導体装置の特性を保持するためにより好ましい。

【0023】

上記工程(b1)では、上記半導体基板の裏面から発せられる赤外放射光を検知することで、照射する赤外線出力を正確に制御することができる。特に、赤外放射光を検出するためのパイロメータを基板の裏面側に設ける場合には、フリーキャリア吸収層が赤外線の透過を防ぐので、従来よりもより正確な温度制御が可能となる。

【0024】

上記工程(a)で形成される上記フリーキャリア吸収層は、平面的に見て上記半導体基板の全面に亘って設けられていることにより、工程(b)における基板の温度制御をより正確に行なうことができる。

【0025】

上記フリーキャリア吸収層に含まれる不純物の平均濃度は、 $3 \times 10^{18}\text{cm}^{-3}$

以上 $5 \times 10^{22} \text{ cm}^{-3}$ 以下であることが好ましい。不純物の平均濃度は、 $3 \times 10^{18} \text{ cm}^{-3}$ 未満であると赤外線を十分吸収することができないので、工程 (b) で低温領域での温度制御を正確に行なうことができなくなる。また、 $5 \times 10^{22} \text{ cm}^{-3}$ は、半導体基板中に導入可能な不純物濃度の上限である。

【0026】

上記フリーキャリア吸収層の厚さは $1 \mu\text{m}$ 以上であることにより、フリーキャリア吸収層が赤外線を十分吸収することできるので、工程 (b) での温度制御性を従来よりも向上させることができる。

【0027】

また、上記フリーキャリア吸収層の厚さは $3 \mu\text{m}$ 以上であることが特に好ましい。

【0028】

上記工程 (a) は、分子中に不純物を含む気体を用いた不純物の熱拡散工程であり、上記フリーキャリア吸収層は上記半導体基板の下部に設けられていてもよい。

【0029】

上記工程 (a) では、不純物のイオン注入によって上記フリーキャリア吸収層を形成してもよい。

【0030】

上記工程 (a) では、CVD法によって不純物を含む上記フリーキャリア吸収層をエピタキシャル成長させてもよい。

【0031】

上記工程 (a) では、半導体からなる複数の基板を張り合わせるることにより上記半導体基板を形成する工程をさらに含み、上記複数の基板のうち少なくとも1つの基板はフリーキャリア吸収層を有していてもよい。この方法は、半導体基板がSOI基板である場合などに好ましく用いられる。

【0032】

上記工程 (a) の後に上記半導体基板上に半導体素子を形成する工程をさらに含み、上記工程 (b) は、上記半導体基板上に上記半導体素子を形成する工程の

一部として行われることにより、半導体素子の形成前にフリーキャリア吸収層を設けることができるので、半導体素子の形成工程を妨げることなくフリーキャリア吸収層を形成することができる。

【 0 0 3 3 】

【発明の実施の形態】

従来の R T P 法の改良は、主にプロセス温度処理段階の制御性を向上させるものが中心であった。しかしながら、R T P 装置の改良が進んでも、プロセス温度処理段階での温度のばらつきは依然として生じることが分かってきた。

【 0 0 3 4 】

本願発明者らが検討を重ねたところ、従来の R T P では、低温領域での基板温度のばらつきが大きく、このばらつきがスタビライズ段階を経てプロセス温度処理段階にも引き継がれていることが判明した。

【 0 0 3 5 】

R T P において、低温領域での制御性が悪いのは、シリコン基板の光吸収特性に関係している。シリコン基板の光吸収特性は温度によって変化する。一般に、7 0 0 ℃以下の温度域において、タングステンハロゲンランプからの照射光はシリコンのバンドギャップより波長が長い赤外光であるため、シリコン基板をほぼ透過してしまう。この赤外光の透過は、シリコンの温度が 5 0 0 ℃以下のときにはさらに顕著になる。このとき、パイロメータはウエハを透過してきた赤外光を直接受けてしまうため、実際にはウエハ温度は上昇していないにも関わらず、透過光を検知してしまう。このためパイロメータは見かけ上高い温度を示してしまい、実際のウエハ温度を正確に知ることができない。その結果、温度の制御が不正確となり、プロセス温度処理時にウエハ面内の温度の均一性を悪化させてしまう。

【 0 0 3 6 】

低温領域での温度制御性が悪くても、スタビライズ時間（ウエハ温度の安定化時間）を長くすればある程度温度のばらつきを改善できるが、スタビライズ時間が長すぎると R T P 装置の処理能力の低下を来してしまう。

【 0 0 3 7 】

そこで、本願発明者らは、従来注目されなかった予熱段階での制御性に注目し、プロセス温度処理段階における温度制御性の向上を実現した。

【0038】

(第1の実施形態)

図1(a)～(c)は、本発明の第1の実施形態に係る半導体装置の製造方法の一部を示す断面図である。

【0039】

図1(a)に示す工程で、まず、Siからなる半導体基板1を準備する。次いで、半導体基板1の上面及び裏面の両面上にCVD法などによりシリコン酸化膜3を形成する。

【0040】

次に、図1(b)に示す工程で、ウェットエッチングにより半導体基板1の裏面上のシリコン酸化膜3を除去する。

【0041】

続いて、図1(c)に示す工程で、基板を POCl_3 雰囲気置き、 850°C 程度の熱を加える熱拡散法により、半導体基板1の下部にP(リン)を導入する。これにより、半導体基板1の下部に厚さが $3\mu\text{m}$ 以上で平均濃度が $3 \times 10^{18}\text{cm}^{-3}$ 以上のPを含むフリーキャリア吸収層2を形成する。ここで、半導体基板1の上面上にはシリコン酸化膜3が設けられているので、フリーキャリア吸収層2は半導体基板1の下部にのみ形成される。

【0042】

図2(a), (b)は、それぞれ本発明の第1の実施形態に係る半導体装置の製造方法に用いられる半導体基板の断面図、及び該半導体装置の平面図である。

【0043】

上述の方法により、下部に厚さが $3\mu\text{m}$ 以上で、平均濃度が $3 \times 10^{18}\text{cm}^{-3}$ 以上のn型不純物を含むフリーキャリア吸収層2を有する半導体基板1が得られる。

【0044】

また、図2(b)に示すように、このフリーキャリア吸収層2は、ウエハ状

の半導体基板1の全面に亘って設けられている。

【0045】

次に、この半導体基板1にRTP法による熱処理を施す。なお、この熱処理を行なう前に、所定位置への不純物の導入を行ってもよいし、基板上に半導体素子を形成していてもよい。あるいは、RTPが半導体素子の形成工程の一部であってもよい。

【0046】

本実施形態におけるRTP工程では、図6に示す従来と同じRTP装置を用いる。すなわち、タングステンハロゲンランプ、パイロメータ、制御コントローラ及びドライバを有するRTP装置が用いられる。

【0047】

図3は、本実施形態のRTP工程における温度プロファイルの一例を示す図である。

【0048】

同図に示すように、本実施形態におけるRTPの条件は、予熱段階が約5～10秒、スタビライズ段階が約500℃で約15秒、プロセス温度処理段階が約1100℃で約30秒である。

【0049】

本実施形態のRTP工程では、従来のRTP工程に比べて、予熱段階でのウェハ温度の読み値のばらつきが非常に小さくなっている。そして、スタビライズ段階でのウェハ面内での温度のばらつきはほとんど見られない。このため、昇温段階、プロセス温度処理段階においても、温度のばらつきはほとんど見られなくなっている。これは、半導体基板1の全体に均一に熱処理が施されていることを示している。

【0050】

よって、本実施形態の半導体装置の製造方法によれば、RTPにおいて所望の温度で所定時間の熱処理を正確に行うことができるため、半導体装置の性能の劣化を来すことがない。

【0051】

また、本実施形態の方法によれば、低温領域での温度制御性が向上しているため、スタビライズ時間を従来より短縮することもできるので、半導体装置の製造効率を上げ、製造コストの低減を図ることができる。さらに、従来の RTP 装置をそのまま使用することができることも製造コストの低減に寄与している。

【0052】

本実施形態の RTP 工程において、低温領域での制御性が向上したのは、半導体基板 1 にフリーキャリア吸収層 2 を設けたためである。

【0053】

シリコンに不純物を導入すると、フリーキャリア吸収により 700℃以下の温度でもタングステンハロゲンランプからの照射光を吸収するようになる。このため、半導体基板 1 は予熱段階で速やかに昇温される。このため、予熱時間を短縮することができる。

【0054】

また、700℃以下の温度で半導体基板 1 を透過する光を、フリーキャリア吸収層を設けない場合に比べて低減することができるので、半導体基板 1 からの赤外光のみをパイロメータに入射することができる。このため、低温領域においても、パイロメータの読み値にばらつきが無くなり、半導体基板 1 の温度を正確に測定することができるようになる。これにより、低温領域における半導体基板温度の制御性が向上し、プロセス温度における基板温度のばらつきも抑えることができるようになる。

【0055】

なお、半導体装置によって RTP の条件は異なるので、図 3 に示す以外の条件に設定してもよい。本実施形態の方法は、温度の制御性が向上しているので、プロセス温度処理段階の時間が 10 秒以下の場合により有効である他、予熱処理からスタビライズ段階を経て一瞬だけ所望温度で熱処理を行なうスパイクアニールにも有効である。

【0056】

また、図 3 ではスタビライズ温度が約 500℃である例を示すが、スタビライズ温度は 700℃以下であればよい。ただし、半導体装置の性能の低下を来さな

いためには、600℃以下であることが特に好ましい。

【0057】

以上のように、本実施形態の半導体装置の製造方法によれば、RTPにおいて、良好に基板温度をコントロールすることができるので、精密な熱処理を必要とする半導体装置であっても低コストで製造することができる。

【0058】

また、RTP装置に用いるランプは、波長が0.2μm以上5.0μm以下の赤外線を発するものであればよく、アークランプなどであってもよい。

【0059】

次に、フリーキャリア吸収層2の適正な厚さについて行った検討結果を説明する。

【0060】

図4は、フリーキャリア吸収層の厚さと基板温度のばらつきとの関係を示す図である。図中で「Pre-Heat」と示すのは昇温段階での温度のばらつきであり、「Process」と示すのはプロセス温度処理段階での温度ばらつきである。なお、フリーキャリア吸収層に含まれる平均不純物濃度は $3 \times 10^{18} \text{ cm}^{-3}$ である。

【0061】

図4から分かるように、昇温段階においては、フリーキャリア吸収層の厚さが3μmを境にして基板温度のばらつき具合が大きく異なっている。すなわち、厚さが3μm以上の場合、基板温度のばらつきは2～3℃以内でほぼ一定になっている。

【0062】

プロセス温度処理段階でも、昇温段階と同じく、フリーキャリア吸収層の厚さが3μm未満では温度のばらつきが大きい、3μm以上では温度のばらつきは約0.2℃以内でほぼ一定になっている。

【0063】

この結果から、フリーキャリア吸収層の厚さは、3μmであることが最も好ましいことが分かった。ただし、基板温度のばらつきが3℃程度でも半導体装置の製造に有用であるので、フリーキャリア吸収層の厚さは1μm以上であればよい。

【 0 0 6 4 】

一方、フリーキャリア吸収層に適した不純物濃度の範囲は $3 \times 10^{18} \text{ cm}^{-3}$ 以上 $5 \times 10^{22} \text{ cm}^{-3}$ 以下である。一般に、フリーキャリア吸収が起こる不純物濃度は $3 \times 10^{18} \text{ cm}^{-3}$ 以上とされており、また、 $5 \times 10^{22} \text{ cm}^{-3}$ が Si 中の不純物の固溶限界であるからである。

【 0 0 6 5 】

また、フリーキャリア吸収は p 型、n 型どちらの不純物でも起こるため、本実施形態の方法におけるフリーキャリア吸収層中の不純物は、p 型、n 型どちらでもよい。不純物としては、P（リン）の他、As（ヒ素）、Sb（アンチモン）、B（ボロン）、In（インジウム）などが用いられる。

【 0 0 6 6 】

また、フリーキャリア吸収層 2 は半導体基板 1 の下部に限らず内部や上部に設けられていても、赤外光を吸収する能力は同じである。

【 0 0 6 7 】

なお、図 2 に示す例では上方から見てフリーキャリア吸収層 2 が基板の全面を覆うように設けられているが、不純物を含む狭い領域が基板面の全体に亘って均一に設けられているような形のフリーキャリア吸収層 2 であってもよい。例えば、チップ用スクライブにフリーキャリア吸収層 2 を設けてもよいし、上面側にフリーキャリア吸収層 2 を設けてウエルと共用してもよい。

【 0 0 6 8 】

なお、本実施形態の方法において、フリーキャリア吸収層は基板上に半導体素子を形成する前にされたが、半導体素子の製造工程中に裏面側から不純物を導入することによって形成される場合もある。

【 0 0 6 9 】

（第 2 の実施形態）

本発明の第 2 の実施形態に係る半導体装置の製造方法は、フリーキャリア吸収層の形成方法が第 1 の実施形態と異なっている。以下、図を用いて説明する。

【 0 0 7 0 】

図5(a), (b)は、本発明の第2の実施形態に係る半導体装置の製造方法の一部を示す断面図である。

【0071】

まず、図5(a)に示す工程で、Siからなる半導体基板1を準備する。

【0072】

次に、図5(b)に示す工程で、イオン注入法により、半導体基板1のうち、上面から3 μ m以上深い領域にn型不純物イオンを注入する。これにより、平均不純物濃度が $3 \times 10^{18} \text{ cm}^{-3}$ 以上で厚さが3 μ m以上のフリーキャリア吸収層2を形成する。この後、半導体基板1上に半導体装置の製造を行う。

【0073】

そして、半導体装置の製造工程中にRTP処理を行なう。この場合、第1の実施形態と同じRTP装置を用い、条件も第1の実施形態と同様とする。

【0074】

本実施形態の方法によって製造した半導体基板を用いれば、700℃以下でもフリーキャリア吸収層2がランプ光を吸収するため、RTPにおける温度の制御性を向上させることができる。このため、第1の実施形態と同じく、半導体基板の温度の面内ばらつきも抑えられ、精密な熱処理が可能となる。また、スタビライズ段階の時間を短縮することができるので、製造効率を向上させることもできる。加えて、従来と同じRTP装置を用いることができるので、製造コストは従来と変わらない。

【0075】

なお、フリーキャリア吸収層2に含まれる不純物はn型の他に、p型でもよい。

【0076】

また、半導体基板の裏面側からイオン注入を行ってもよい。

【0077】

なお、本実施形態の方法において、フリーキャリア吸収層は基板上に半導体素子を形成する前に形成されたが、半導体素子の製造工程中に形成される場合もある。

【 0 0 7 8 】

(その他の実施形態)

本発明の半導体装置の製造方法に用いられる半導体基板において、フリーキャリア吸収層は、不純物の熱拡散法やイオン注入法の他に、CVD法によっても形成することができる。

【 0 0 7 9 】

すなわち、半導体基板の裏面上にin-situドーピングによって不純物を含むSiからなるフリーキャリア吸収層をエピタキシャル成長させることができる。この際にも、フリーキャリア吸収層の厚さは $1\text{ }\mu\text{m}$ 以上で平均不純物濃度は $3 \times 10^{18}\text{ cm}^{-3}$ 以上であればよい。そして、フリーキャリア吸収層の厚さは $3\text{ }\mu\text{m}$ 以上であればさらに好ましい。

【 0 0 8 0 】

また、複数の半導体基板を張り合わせてもよい。このような基板の張り合わせは、SOI (Silicon on Insulator)基板を作製する場合などに用いられる。この場合、いずれか1つの基板がフリーキャリア吸収層となる不純物を含む層を有していてもよいし、基板全体がフリーキャリア吸収層となるだけの不純物濃度を有していてもよい。

【 0 0 8 1 】

なお、RTP工程における温度の制御性をさらに向上させるために、半導体基板の裏面を削ってSi面を露出させてもよい。

【 0 0 8 2 】

【発明の効果】

本発明の半導体装置の製造方法によれば、半導体基板にランプ光を照射して加熱を行う工程において、半導体基板の全てもしくは一部に、照射されるランプ光を吸収するフリーキャリア吸収層を設けることにより、RTP工程での低温領域における温度制御性を高めることができる。これにより、低温領域だけでなくプロセス温度域での基板温度のばらつきを安価に低減させることができるので、厳密なRTP処理を要求する半導体装置でも、特性を劣化させることなく製造することができる。

【図面の簡単な説明】

【図 1】

(a) ~ (c) は、本発明の第 1 の実施形態に係る半導体装置の製造方法の一部を示す断面図である。

【図 2】

(a) , (b) は、それぞれ第 1 の実施形態に係る半導体装置の製造方法に用いられる半導体基板の断面図、及び該半導体装置の平面図である。

【図 3】

本発明の第 1 の実施形態での RTP 工程における温度プロファイルの一例を示す図である。

【図 4】

フリーキャリア吸収層の厚さと基板温度のばらつきとの関係を示す図である。

【図 5】

(a) , (b) は、本発明の第 2 の実施形態に係る半導体装置の製造方法の一部を示す断面図である。

【図 6】

従来の RTP 装置の概略を示す図である。

【図 7】

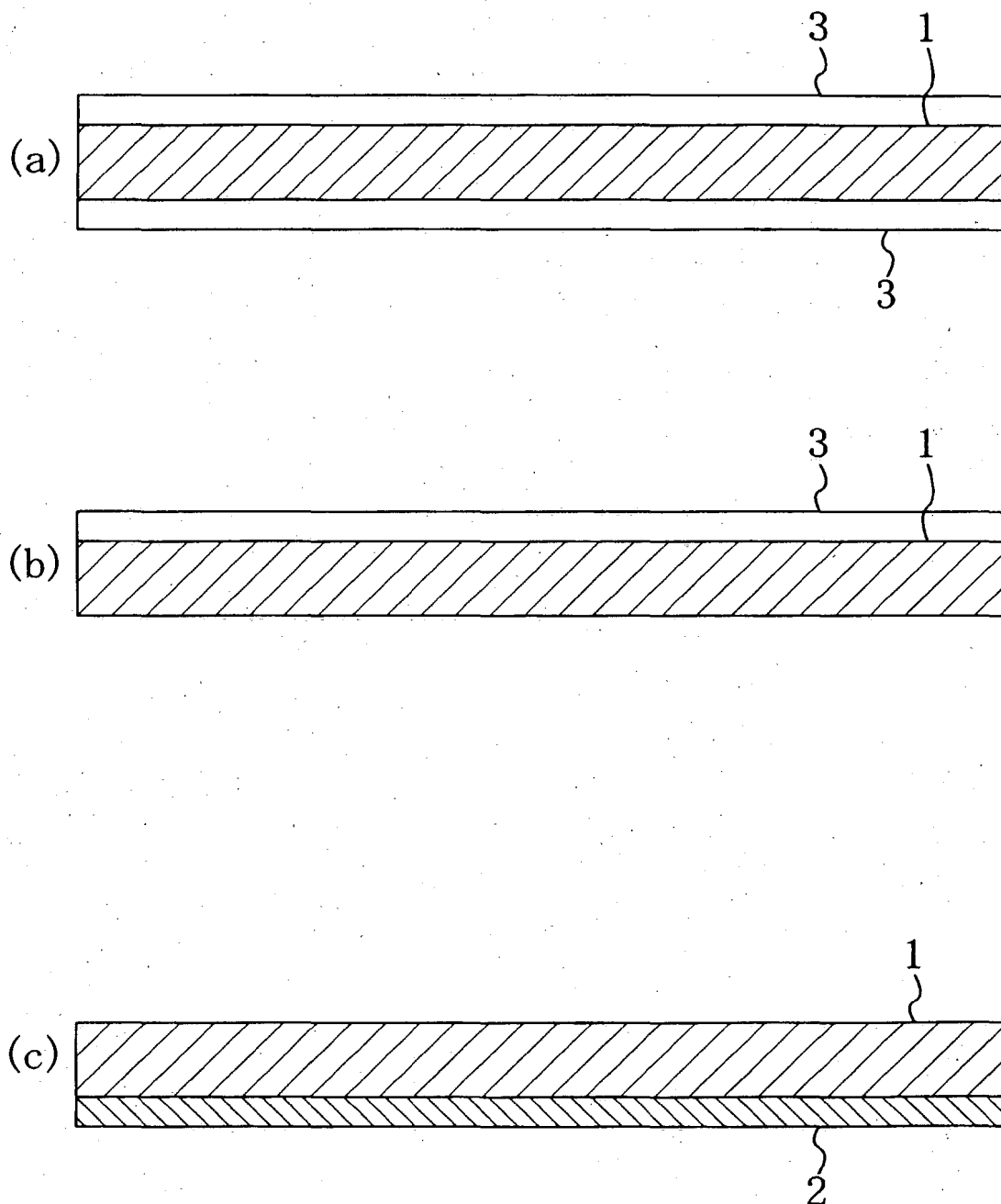
RTP 装置で処理を行う際の従来の温度プロファイルの一例を示す図である。

【符号の説明】

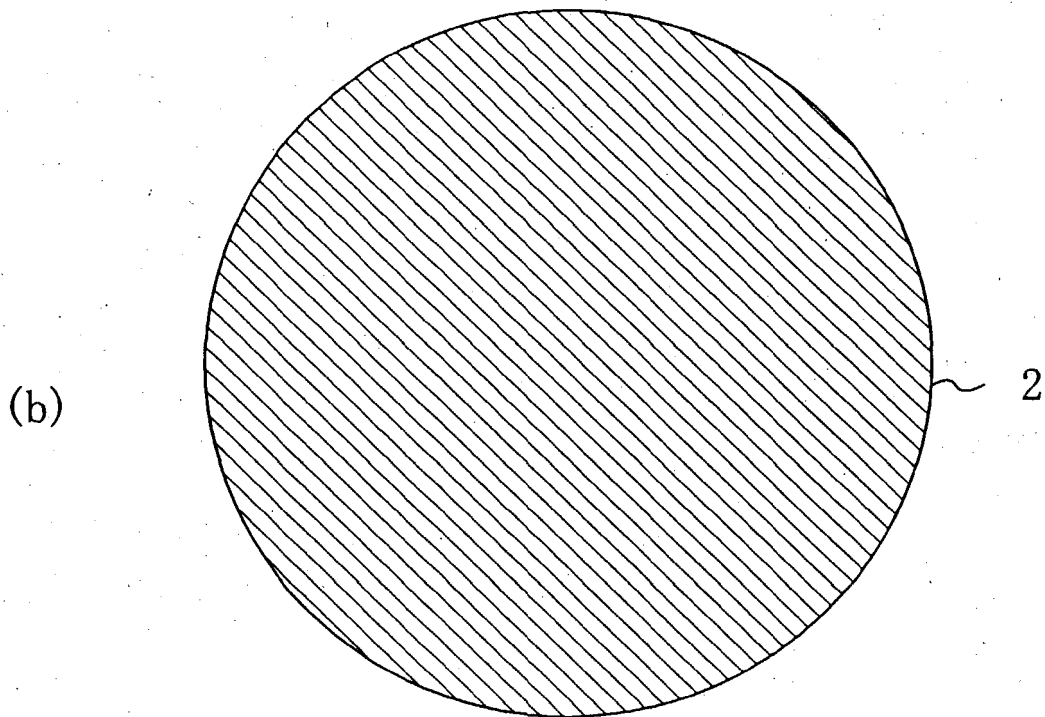
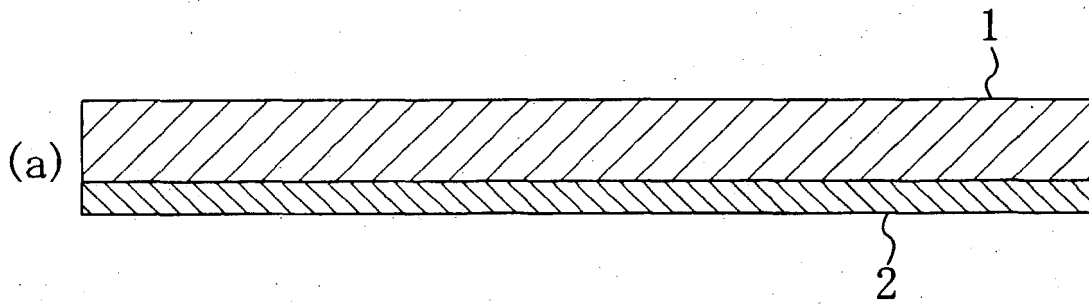
1	半導体基板
2	フリーキャリア吸収層
3	シリコン酸化膜
1 0 1	タングステンハロゲンランプ
1 0 2	半導体基板
1 0 3	パイロメータ
1 0 4	制御コントローラ
1 0 5	ドライバ

【書類名】 図面

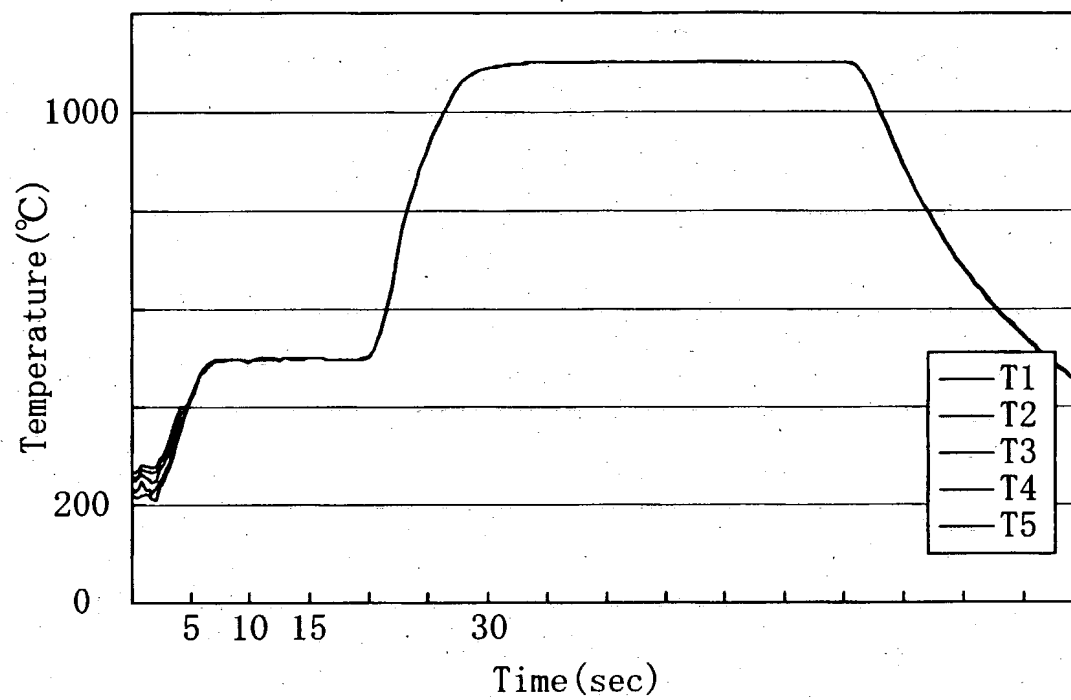
【図1】



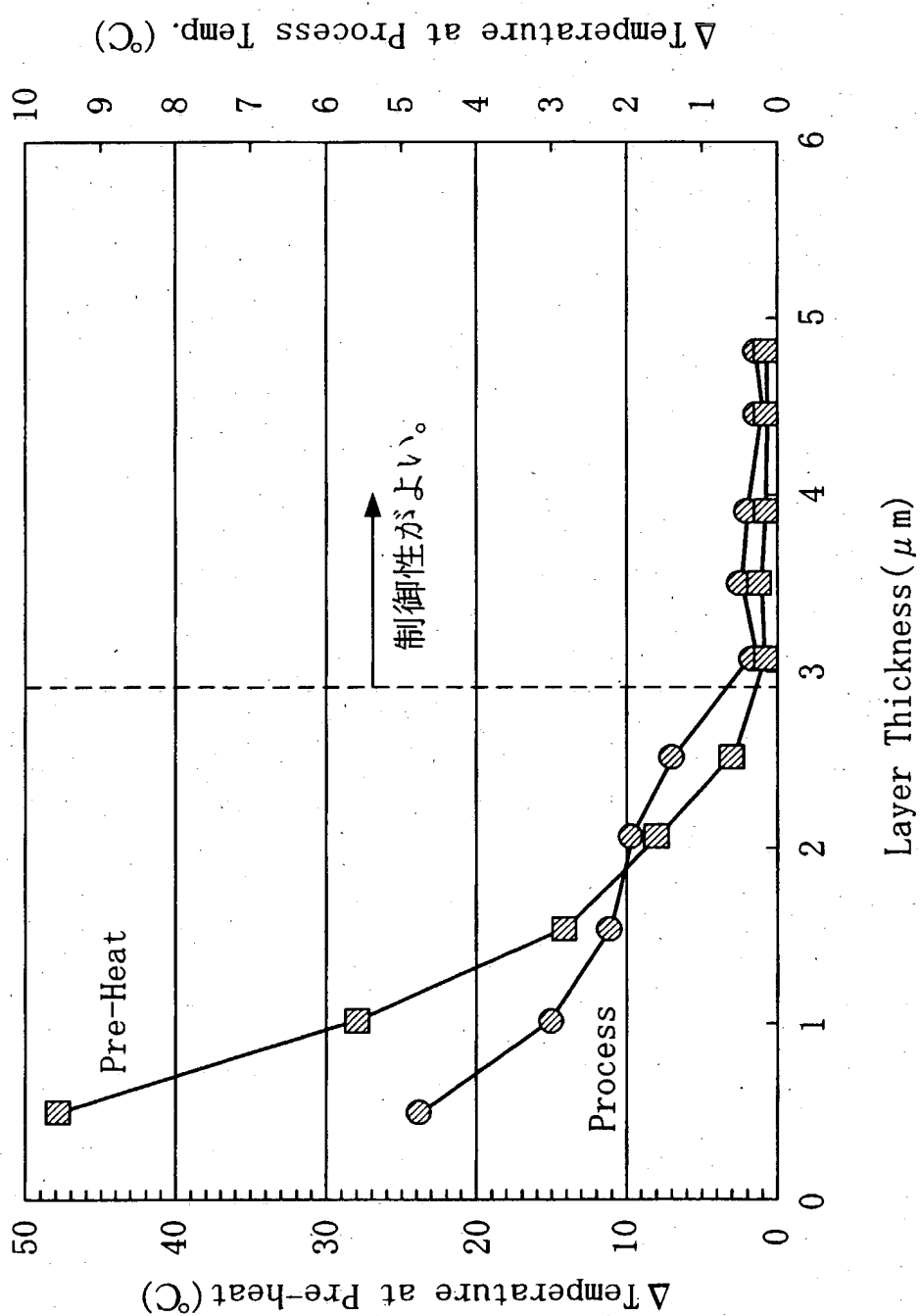
【図 2】



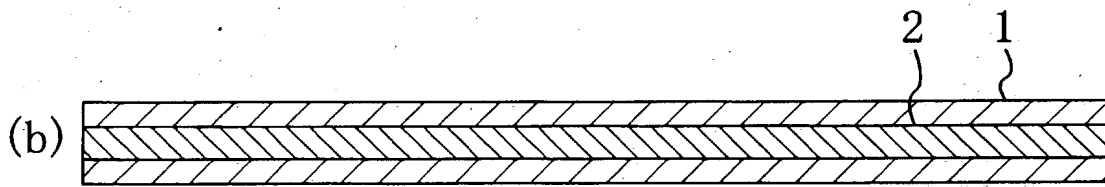
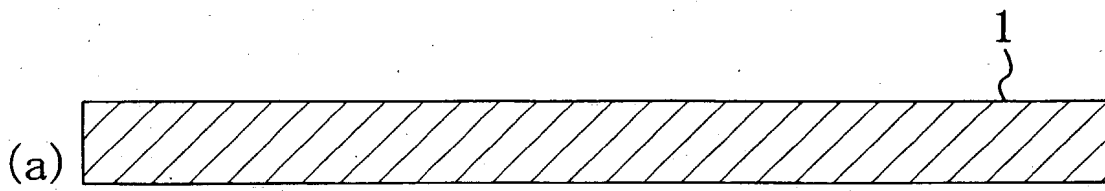
【図3】



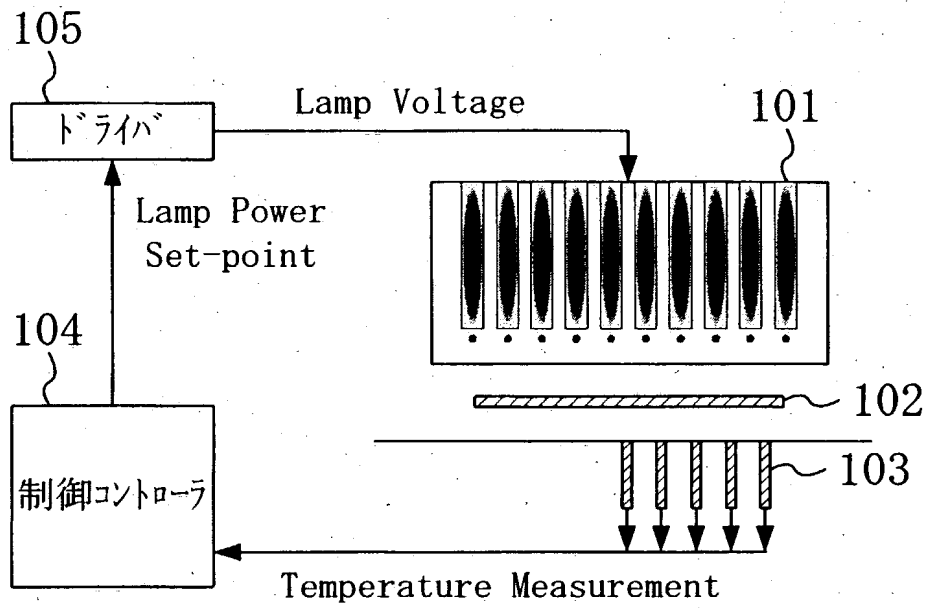
【図4】



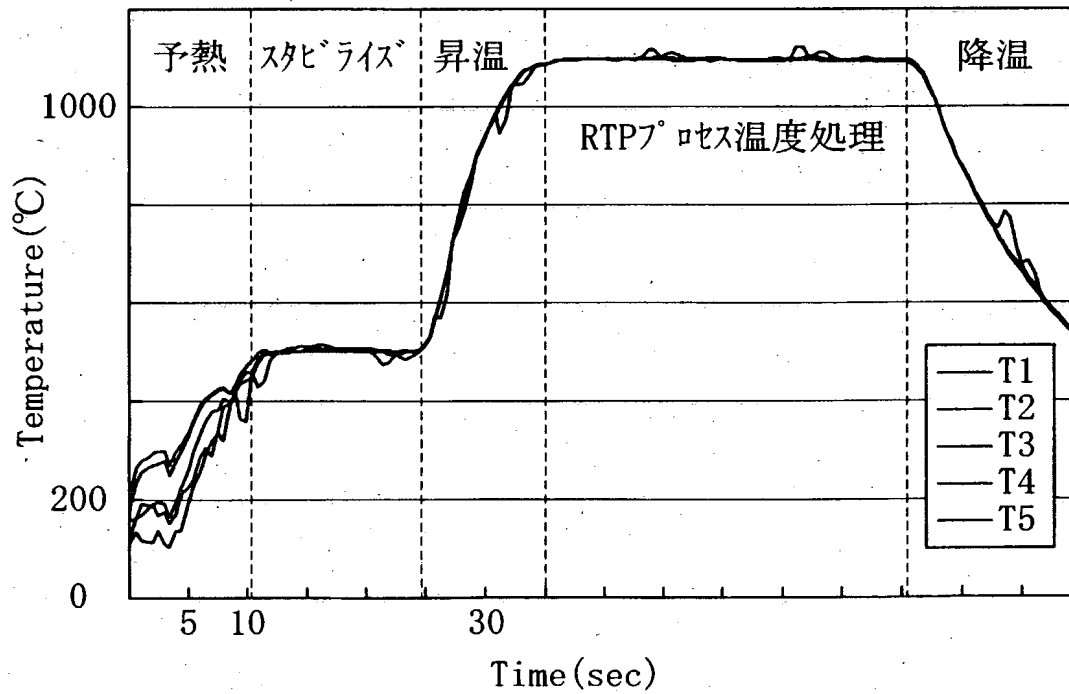
【図5】



【図6】



【図7】



【書類名】 要約書

【要約】

【課題】 R T P の温度制御性の向上を図り、ウエハ面内の温度ばらつきを安価に低減させることを可能にする半導体装置の製造方法を提供する

【解決手段】 半導体基板にランプ光を照射して加熱処理を行う工程において、半導体基板 1 中に、照射されるランプ光を吸収するフリーキャリア吸収層 2 をあらかじめ設けておく。これにより、R T P 工程での低温温度制御性を高め、低温領域だけでなくプロセス温度域での基板温度のばらつきを安価に低減することができるので、高精度の熱処理が要求される半導体装置を特性を劣化させることなく製造することができる。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地

氏 名 松下電器産業株式会社